

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-299818

(43)Date of publication of application : 24.10.2000

(51)Int.Cl.

H04N 5/335

H01L 27/148

(21)Application number : 11-106418

(71)Applicant : NIPPON HOSO KYOKAI <NHK>

(22)Date of filing : 14.04.1999

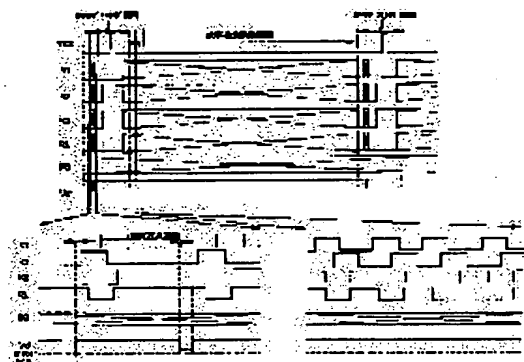
(72)Inventor : MITANI KOJI

(54) METHOD FOR DRIVING CCD TYPE IMAGE PICKUP DEVICE AND CCD TYPE IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the buildup characteristic of an amplifier from having effect on an effective video signal and also to correct the scatter of an output terminal characteristics provided in each image pickup element by accumulating reference signal charges in the preliminarily defined number of preliminary gates and reading the accumulated reference signal charge just before a horizontal effective video period.

SOLUTION: Charges are transferred in the direction opposite to the normal transfer direction by adjusting the pulse timing of R1 to R3 and RL gates and injection negative charges are accumulated at a preliminary gate part. When accumulation is completed, video signal charges are transferred under the R2 and R3 gates of a gate of a horizontal charge transfer CCD by a TCK pulse and subsequently, the negative charges of the R2 gate are transferred under the R3 gate, both of them are put together, the horizontal charge transfer CCD is transferred in a forward direction to read a signal. Thus, the injection negative charges accumulated under the preliminary gate are read as an output signal, and subsequently, signal charges are continuously outputted.



LEGAL STATUS

[Date of request for examination] 13.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-299818
(P2000-299818A)

(43) 公開日 平成12年10月24日 (2000.10.24)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 4 N 5/335		H 0 4 N 5/335	P 4 M 1 1 8
			F 5 C 0 2 4
H 0 1 L 27/148		H 0 1 L 27/14	B

審査請求 未請求 請求項の数10 O L (全 10 頁)

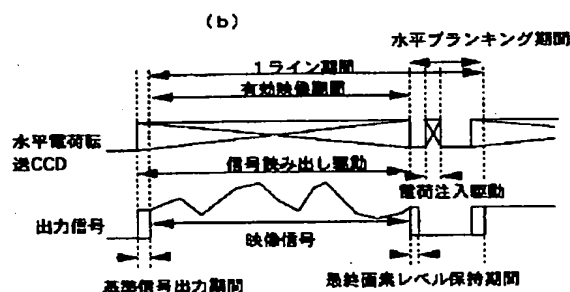
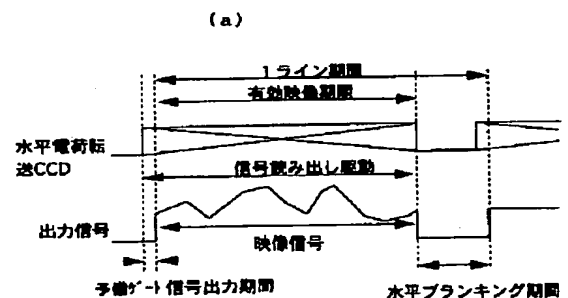
(21) 出願番号	特願平11-106418	(71) 出願人	000004352 日本放送協会 東京都渋谷区神南2丁目2番1号
(22) 出願日	平成11年4月14日 (1999.4.14)	(72) 発明者	三谷 公二 東京都世田谷区砧1丁目10番11号 日本放送協会 放送技術研究所内
		(74) 代理人	100059258 弁理士 杉村 暁秀 (外2名)
		F ターム (参考)	4M118 AA10 AB01 BA10 DA16 DB07 DC02 DD01 DD08 DD09 DD12 FA06 FA44 5C024 AA01 CA05 CA13 FA01 GA11 GA31 HA05 JA29 JA31

(54) 【発明の名称】 CCD型撮像素子の駆動方法およびCCD型撮像装置

(57) 【要約】

【課題】 受光領域を複数の領域に分割してその分割されたそれぞれの領域毎に撮像信号出力端子を有するCCD型撮像素子または複数のCCD型撮像素子を用いて構成したCCD型撮像装置 (図5 (a)) においては、従来、撮像素子のアンプの立ち上がり特性が有効映像信号に影響を与え、また各撮像素子に設けられた出力端子の特性のばらつきも補正することができないなどといった解決すべき課題があった。

【解決手段】 CCD型撮像素子の水平有効映像期間の直前の期間に所定レベルを有する基準信号を付加し、該付加した基準信号を用いてCCD型撮像素子の出力アンプの特性を補正するように構成した (図5 (b))。



【特許請求の範囲】

【請求項 1】 読み出し信号リセット用トランジスタを所定期間オン状態にするとともに、当該期間に前記読み出し信号リセット用トランジスタに接続されたリセット電源の電位を水平電荷転送 CCD の SG ゲートにおける電位バリアレベルより低くすることによって当該水平電荷転送 CCD の最終段の予備ゲート下に所定レベルの基準信号電荷を注入し、さらに前記水平電荷転送 CCD の電荷転送方向が有効映像期間の転送方向に対し逆方向となるタイミングの転送パルスを前記水平電荷転送 CCD に印加することによって、前記基準信号電荷を前記水平電荷転送 CCD 内部のあらかじめ定められた数の予備ゲートに蓄積し、該蓄積された前記基準信号電荷を水平有効映像期間の直前に読み出し得るようにしたことを特徴とする CCD 型撮像素子の駆動方法。

【請求項 2】 請求項 1 記載の CCD 型撮像素子の駆動方法において、前記基準信号電荷の注入直前に SG ゲート電極への印加電圧を制御して前記電位バリアレベルの高さを調整することによって、前記予備ゲート下に注入される信号電荷量を調整し、注入される電荷を任意のレベルに制御し得るようにしたことを特徴とする CCD 型撮像素子の駆動方法。

【請求項 3】 請求項 1 または 2 記載の CCD 型撮像素子の駆動方法において、該駆動方法は、さらに CCD 型撮像素子の水平有効映像期間の直後に前記読み出し信号リセット用トランジスタを所定期間オフ状態にして、前記水平有効映像期間の最終画素レベルの出力を保持し得るようにしたことを特徴とする CCD 型撮像素子の駆動方法。

【請求項 4】 受光領域を複数の領域に分割してその分割されたそれぞれの領域毎に撮像信号出力端子を有する CCD 型撮像素子または複数の CCD 型撮像素子を用いて構成した CCD 型撮像装置において、前記 CCD 型撮像素子は、水平有効映像期間の直前の期間に所定レベルを有する基準信号が付加されて出力される CCD 型撮像素子であることを特徴とする CCD 型撮像装置。

【請求項 5】 請求項 4 記載の CCD 型撮像装置において、該撮像装置はさらに電位バリアレベル調整用基準電源を具え、前記基準信号付加のために基準信号レベルに相当する信号電荷を注入する直前に水平電荷転送 CCD の SG ゲート電極への印加電圧を制御することで電位バリアレベルの高さを調整することによって、注入電荷量を調整し、基準信号レベルを任意に可変し得るようにしたことを特徴とする CCD 型撮像装置。

【請求項 6】 請求項 4 または 5 記載の CCD 型撮像装置において、該撮像装置はさらに CCD 型撮像素子の水平有効映像期間の最終画素レベルの出力を保持し得るように前記水平有効映像期間の直後に所定期間オフ状態にされる読み出し信号リセット用トランジスタを具えたこ

とを特徴とする CCD 型撮像装置。

【請求項 7】 請求項 4 乃至 6 のいずれか 1 項記載の CCD 型撮像装置において、該撮像装置はさらにアンプゲインが前記基準信号に関連した信号によって制御されるゲイン制御アンプを具えたことを特徴とする CCD 型撮像装置。

【請求項 8】 請求項 4 乃至 7 のいずれか 1 項記載の CCD 型撮像装置において、前記 CCD 型撮像素子の水平有効映像期間の直前の期間に付加される所定レベルを有する基準信号は、それぞれが所定レベルを有する複数のレベルを含んでいる基準信号であることを特徴とする CCD 型撮像装置。

【請求項 9】 受光領域を複数の領域に分割してその分割されたそれぞれの領域毎に撮像信号出力端子を有する CCD 型撮像素子を用いて構成した CCD 型撮像装置において、領域毎の水平電荷転送 CCD の SG ゲート電極は、前記領域毎の最左列の画素が他の領域と隣接している領域において、前記領域毎に水平有効映像期間の直前の期間に付加される基準信号のレベルが隣接領域の 1 ライン前の最右列の画素のレベルと同一レベルになるように印加電圧が制御される SG ゲート電極であることを特徴とする CCD 型撮像装置。

【請求項 10】 請求項 9 記載の CCD 型撮像装置において、前記 SG ゲート電極は、さらに前記領域毎の水平電荷転送 CCD の予備ゲート内の複数の電荷蓄積セルにそれぞれ異なるレベルの信号を注入するように印加電圧が制御される SG ゲート電極であることを特徴とする CCD 型撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、2 個以上の出力端子を有する CCD 型撮像素子、または 2 個以上の CCD 型撮像素子を使用して CCD 型撮像装置を構成した場合の CCD 型撮像素子の駆動方法、および CCD 型撮像装置に関する。

【0002】

【従来の技術】 従来、一般的に複数の出力端子を有する撮像素子、または、3 板式あるいは 4 板式撮像装置のような複数の撮像素子を有する撮像装置において各信号出力端子の出力特性のばらつきを補正するには、光学的黒レベル信号によるオフセット成分を調整する方法、または外部回路のゲイン調整の方法がある。また、より高精度に各出力端子特性を補正しようとする場合には、あらかじめ各出力端子の特性を測定し、そのデータをメモリに記憶しておいて、デジタル信号処理回路にて補正処理を行う方法がある。

【0003】 また、増幅型固体撮像素子に関しては、素子内に基準信号発生回路を設けて出力アンプのゲインを調整する技術（特開平 8-289204 号公報参照）も知られている。

10

20

30

40

50

【0004】

【発明が解決しようとする課題】 上述した方法のうちメモリを用いる方法は、各出力端子特性の温度変動に対して対応することができず、一時的には各端子の特性ばらつきを補正できるものの時間が経つにつれ特性ばらつきによる縦縞や境界線、領域毎のずれ等が画面上に現れる。

【0005】 また、出力回路のばらつきを補正することができるようにした特開平8-289204号公報記載の技術は、撮像素子の信号電荷を電流または電圧として取り扱うMOS型、または増幅型撮像素子にのみ適用し得るものであり、光電変換された電荷信号を検出アンプまで電荷として取り扱うCCD型撮像素子には同様な技術を適用することはできない。

【0006】 また、最近、撮像素子の出力データレートを向上させるために、撮像素子が単に複数の出力端子を持つだけでなく受光面を領域分割しそれぞれの領域に出力端子を有するさまざまな多出力構造型撮像素子が開発されている。これらの構造を持つ撮像素子では、領域境界部分にダミー画素を作る領域がないため信号読み出し動作に入ると有効映像信号がいきなり出力され、撮像素子上のアンプの立ち上がり特性の影響で第1画素の出力レベルが他の画素の出力レベルと異なるという現象が問題となっている。

【0007】 また、撮像素子の素子外部で用いられる回路やフィルタのリンギング特性は映像期間の境界部分でオーバーシュートやアンダーシュートなどのノイズを発生する恐れがある。実際にハイビジョンスタジオ規格では、有効映像期間とは別にこのようなノイズを含まない期間ということでクリーンアパーチャーという有効映像期間に比べ少し短い期間を定義している。このようなノイズは受光面を分割して読み出す撮像素子においては、映像信号合成後に分割領域の境界で境界線の発生につながり、撮影映像の画質に大きく影響を与える。

【0008】 本発明の目的は、2個以上の出力端子を有するCCD型固体撮像素子、または2個以上の撮像素子を用いたCCD型撮像装置において、映像信号を出力する際に撮像素子上のアンプの立ち上がり特性が有効映像信号に影響を与えないようにするとともに各撮像素子に設けられた出力端子の特性のばらつきを補正し得るようにし、さらに、外部信号処理回路の動特性の影響が有効映像信号に現れないようにするCCD型撮像素子の駆動方法およびCCD型撮像装置を提供することにある。

【0009】

【課題を解決するための手段】 上記目的を達成するために、本発明では、撮像素子内部で水平有効映像期間の直前にリファレンス信号、または画素レベルとして連続性のあるダミー信号（以下、基準信号と言う）を出力し、また、水平有効映像期間の直後にダミー信号を出力するCCD型撮像装置を提供し、これは、各撮像素子の出力

端子毎の特性のばらつきなどが水平有効映像期間の映像出力に与える悪影響を軽減することを目的とする。また、既存のCCD型撮像素子の素子構成を全く変更することなしに上記リファレンス信号やダミー信号を生成する新規なCCD型撮像素子の駆動方法を提供する。さらに、上記リファレンス信号を基準にしてCCD型撮像素子の出力回路の特性を補正することによりリアルタイムでの補正が可能となり、出力回路特性の時間的変動にも対応させることが可能となる。

10 【0010】 すなわち、本発明CCD型撮像素子の駆動方法は、読み出し信号リセット用トランジスタを所定期間オン状態にするとともに、当該期間に前記読み出し信号リセット用トランジスタに接続されたリセット電源の電位を水平電荷転送CCDのSGゲートにおける電位バリアレベルより低くすることによって当該水平電荷転送CCDの最終段の予備ゲート下に所定レベルの基準信号電荷を注入し、さらに前記水平電荷転送CCDの電荷転送方向が有効映像期間の転送方向に対し逆方向となるタイミングの転送パルスを前記水平電荷転送CCDに印加することによって、前記基準信号電荷を前記水平電荷転送CCD内部のあらかじめ定められた数の予備ゲートに蓄積し、該蓄積された前記基準信号電荷を水平有効映像期間の直前に読み出し得るようにしたことを特徴とするものである。

30 【0011】 また、本発明CCD型撮像素子の駆動方法は、前記基準信号電荷の注入直前にSGゲート電極への印加電圧を制御して前記電位バリアレベルの高さを調整することによって、前記予備ゲート下に注入される信号電荷量を調整し、注入される電荷を任意のレベルに制御し得るようにしたことを特徴とするものである。

【0012】 また、本発明CCD型撮像素子の駆動方法は、さらにCCD型撮像素子の水平有効映像期間の直後に前記読み出し信号リセット用トランジスタを所定期間オフ状態にして、前記水平有効映像期間の最終画素レベルの出力を保持し得るようにしたことを特徴とするものである。

40 【0013】 また、本発明CCD型撮像装置は、受光領域を複数の領域に分割してその分割されたそれぞれの領域毎に撮像信号出力端子を有するCCD型撮像素子または複数のCCD型撮像素子を用いて構成したCCD型撮像装置において、前記CCD型撮像素子が、水平有効映像期間の直前の期間に所定レベルを有する基準信号が付加されて出力されるCCD型撮像素子であることを特徴とするものである。

50 【0014】 また、本発明CCD型撮像装置は、さらに電位バリアレベル調整用基準電源を具え、前記基準信号付加のために基準信号レベルに相当する信号電荷を注入する直前に水平電荷転送CCDのSGゲート電極への印加電圧を制御することで電位バリアレベルの高さを調整することによって、注入電荷量を調整し、基準信号レベ

ルを任意に可変し得るようにしたことを特徴とするものである。

【0015】また、本発明CCD型撮像装置は、さらにCCD型撮像素子の水平有効映像期間の最終画素レベルの出力を保持し得るように前記水平有効映像期間の直後に所定期間オフ状態にされる読み出し信号リセット用トランジスタを具えたことを特徴とするものである。

【0016】また、本発明CCD型撮像装置は、さらにアンプゲインが前記基準信号に関連した信号によって制御されるゲイン制御アンプを具えたことを特徴とするものである。

【0017】また、本発明CCD型撮像装置は、前記CCD型撮像素子の水平有効映像期間の直前の期間に付加される所定レベルを有する基準信号が、それぞれが所定レベルを有する複数のレベルを含んでいる基準信号であることを特徴とするものである。

【0018】また、本発明CCD型撮像装置は、受光領域を複数の領域に分割してその分割されたそれぞれの領域毎に撮像信号出力端子を有するCCD型撮像素子を用いて構成したCCD型撮像装置において、領域毎の水平電荷転送CCDのSGゲート電極が、前記領域毎の最左列の画素が他の領域と隣接している領域において、前記領域毎に水平有効映像期間の直前の期間に付加される基準信号のレベルが隣接領域の1ライン前の最右列の画素のレベルと同一レベルになるように印加電圧が制御されるSGゲート電極であることを特徴とするものである。

【0019】また、本発明CCD型撮像装置は、前記SGゲート電極が、さらに前記領域毎の水平電荷転送CCDの予備ゲート内の複数の電荷蓄積セルにそれぞれ異なるレベルの信号を注入するように印加電圧が制御されるSGゲート電極であることを特徴とするものである。

【0020】

【発明の実施の形態】以下に添付図面を参照し、発明の実施の形態に基づいて本発明を詳細に説明する。本発明の説明に入るに先立ち、本発明との対比のため、まず、従来のCCD型撮像素子の駆動方法について説明する。図1は、水平電荷転送CCDとして3相転送方式を用いた従来のCCD型撮像素子の出力アンプ周辺の構成を示している。

【0021】図1において、CCD型撮像素子における一般的な信号電荷の流れは以下のようである。すなわち、受光部で光電変換された信号電荷（マイナス電荷）が図示されない垂直電荷転送CCDを介して各ライン毎に水平電荷転送CCDに転送される。図1中のR1、R2、R3は3相の転送ゲートで1画素の信号電荷転送を取り扱う。水平電荷転送CCDに転送された信号電荷は、3相の駆動パルスで水平電荷転送CCDを駆動することにより順次左方向に転送され、水平電荷転送CCDの最後のゲートRLから、一定バイアスに設定されたゲートSGを通過し、ノードAまで転送される。ノードA

で電荷は電荷検出容量Cに充電され、電圧信号に変換されて出力アンプで増幅後、撮像素子の出力端子より出力される。

【0022】信号電荷により充電された電荷検出容量Cは、次に、リセットゲートRGをONにして一定のリセット電位Vdにリセットされる。リセット後、リセットゲートRGをOFFにして次の画素の信号電荷の充電に備える。この動作を繰り返すことにより、次々に画素の信号電荷を読み出すことができる。また、水平ブランキング期間は水平電荷転送CCDの動作を停止し、従って、ノードAには電荷は転送されず、リセットゲートRGのみがON/OFFしている。以上は、従来技術の動作説明である。

【0023】次に、本発明CCD型撮像素子の駆動方法を説明する。図2は、本発明CCD型撮像素子の駆動方法における駆動パルスのタイミングを示している。本発明駆動方法は、水平ブランキング期間にリセット電位Vdを一時的に下げることにより、基準信号電荷（マイナス電荷）を水平電荷転送CCDに注入し、次の信号電荷読み出し時に基準信号として読み出すことを基本としている。

【0024】これは、原理的には、水平ブランキング期間の一部においてリセットゲートRGをONにし、その間、リセット電位VdをSGゲート直下の電位バリアレベル以下に下げることによってマイナス電荷を水平電荷転送CCDのRLゲート下に注入することで達成される。

【0025】実際には、図2に示すように、水平ブランキング期間においてリセットゲートRGを信号電荷読み出し時と同様水平電荷転送CCDのクロック周波数でON/OFFを繰り返す動作を行っても、ON期間にリセット電位Vdの電位はノードAに達するので何ら問題なく水平電荷転送CCDのRLゲート下に電荷を注入することができる。

【0026】次に、R1、R2、R3、RLゲートのパルスタイミングを調整することで電荷を通常の、転送方向（順方向）とは逆の方向に転送し、注入マイナス電荷を予備ゲート部（図1参照）に蓄積する。蓄積が完了した時点で、TCKパルスによって受光部からの映像信号電荷を水平電荷転送CCDのゲートR2、R3ゲート下に転送後、R2ゲートのマイナス電荷をR3ゲート下に転送して両者をまとめたうえで水平電荷転送CCDを順方向に転送することにより信号を読み出す。

【0027】これによって、まず予備ゲート下に蓄積された注入マイナス電荷が出力信号として読み出され、その後連続して信号電荷が出力されることになる。さらに、最後の映像信号電荷が電荷検出容量Cに転送された時点で、ある一定期間リセット動作を停止すれば撮像素子の出力アンプからは1ラインの最終画素のレベルが保持されて出力される。

【0028】図3(a)、(b)および(c)は、水平

有効映像期間における信号電荷読み出し時の、本発明によって水平ブランキング期間に行われるマイナス電荷注入時の、およびマイナス電荷注入後リセット電位を元の電位に戻すときの撮像素子の出力アンプ周辺の電子の各ポテンシャル図を示している。まず、水平有効映像期間における信号電荷読み出し時には、図3(a)に示すように、水平電荷転送CCDから送られてくる信号電荷がノードAで検出され、信号電荷読み出し後にはリセットゲートRGを通して定電位Vd0に吸収される。

【0029】本発明によって、水平ブランキング期間に行われる電荷注入時には、図3(b)に示すように、まず、読み出し時にはパルス駆動されている水平電荷転送CCDの最終段ゲートRLの電圧を上げ(電子のポテンシャルを下げ)電荷を蓄積できる状態にし、次にリセット電位VdをSGゲート下のポテンシャルレベルより上げる(電位を下げる)ことによりノードA、およびSG、RLゲート下に電荷を注入する。電荷注入後は、図3(c)に示すように、セット電位Vdを再び元のVd0まで戻すことにより不要な注入電荷は吸収され、SGゲートとRLゲートのポテンシャル差に応じた電荷量がRLゲート直下に残留する。

【0030】このRLゲート直下に残された電荷を、図4(b)に示すように、通常の信号電荷読み出し時(図4(a)参照)と逆方向に1段転送することにより基準信号電荷を水平電荷転送CCD内部に送ることができる。上記動作を繰り返すことにより複数画素にわたって基準信号電荷を水平電荷転送CCD内の予備ゲート部に蓄積することができる。水平ブランキング期間終了直前に水平電荷転送CCDを駆動し始め、信号を読み出すことにより、図5(b)に示すように、有効映像期間の直前のある一定期間基準信号を得ることができ、アンプの立ち上がり特性が有効映像信号に影響を与えないようにすることができる。なお、図5(a)は本発明を適用しない従来のCCD型撮像素子の駆動の場合を示している。

【0031】また、前述したように、水平有効期間終了直後にも最終画素レベルをリセットパルス(リセットゲートRGに印加するパルス)停止期間に出力することができる(図5(b)参照)ので、外部信号処理回路の動特性の影響が有効映像信号に現れないようにすることができる。

【0032】一方、出力信号における基準信号レベル、および映像信号レベルは出力アンプのゲインによって左右され、複数の出力端子から読み出された映像信号のゲインのばらつきの原因となる。

【0033】図6は、複数の出力端子から読み出された映像信号のゲインのばらつきを補正するゲイン補正回路の一例を示している。本例においては、水平ライン毎に出力される基準信号をスイッチSWによって容量Cに蓄積し、蓄積によって変換された電圧をコンパレータによ

り基準電圧Vsと比較し、その出力をゲイン制御信号として映像信号が入力されたゲイン制御アンプを制御するように構成する。このようにすれば、多出力構造型撮像素子の領域間のばらつきや複数のCCD型撮像素子間のばらつきを補正することができる。

【0034】図7は、基準信号レベルに相当する信号電荷の注入直前に、水平電荷転送CCDのSGゲート電極への印加電圧を制御することで電位バリアレベルの高さを調整することによって、注入電荷量を調整し、基準信号のレベルを任意に可変し得るようにしたCCD型撮像素子の駆動方法を示している。図7において、SGゲートに印加する電圧を制御することによりSGゲート下のバリアレベル(図3参照)が変化し、注入できる電荷量を制御することが可能となる。

【0035】図8は、この(図7に示す)駆動方法によって構成したCCD型撮像装置の一構成例を示している。図8においては、受光部領域の画素は3つの領域に分割され、水平電荷転送CCD1、水平電荷転送CCD2、および水平電荷転送CCD3によってそれぞれ読み出される。いま、(n-1)ライン目の画素の読み出し時に領域1、領域2における(n-1)ラインの最終画素①、③の出力レベルをスイッチSW1、SW2をONすることによって容量C1、C2にそれぞれ蓄積し、その蓄積レベルに対応したDCバイアス(本例では、差動増幅器の出力)をSG2、SG3にそれぞれ加えることにより、予備ゲート2、3に蓄積する注入電荷量を①、③の画素信号レベルと同量にすることができる。

【0036】次に、nライン目の画素の読み出しが開始されたとき、領域2、領域3の最初の有効画素②、④が読み出される前にその予備ゲートに蓄積された画素②、④の隣接画素①、③のレベルと同量の信号が読み出され、領域を分割した際に発生する外部信号処理回路の動特性の影響による不連続成分を抑圧することができる。本例は、水平電荷転送CCDが3つの場合の例を示しているが、これは、受光部領域の画素が2つ以上の領域に分割され、2つ以上の水平電荷転送CCDを含む場合の構成として常に可能なものである。

【0037】図9は、図8に示す構成において、アンプゲインの調整が同時に実現できるようにしたCCD型撮像装置の一構成例を示している。原理的には予備ゲートの段数を多くし、外部より予備ゲート内の複数の電荷蓄積セルに異なるレベルの信号を注入することにより出力時にさまざまな基準信号レベルを出力することができる。

【0038】図9は、その具体例として、予備ゲート内に電荷蓄積セルR3を2つ(R23とR13)有する場合である。まず、最初の電荷注入では、スイッチSW3、SW4を隣接領域の画素出力と同レベルの信号が注入されるように接続する。電荷を注入し、水平電荷転送CCDを逆方向に駆動し、注入電荷をゲートR23直下

に蓄積する。次に、スイッチSW3、SW4を基準電圧A（コンパレータに印加される基準電圧と異なることに注意されたい）がSG1、SG2、SG3に接続されるようにし、基準電圧Aと同レベルの信号を注入する。水平電荷転送CCDを逆方向に駆動することにより、基準電圧Aと同レベルの信号電荷はR23直下に蓄積され、さらに事前に注入していた隣接領域の画素出力と同レベルの信号電荷はR13まで転送されて蓄積される。

【0039】信号読み出し時にはこれらの注入電荷が順次読み出され、まず、各アンプに共通の基準電圧Aと同レベルの信号電荷が読み出され、これをアンプゲインの調整用基準信号として用いることができる。また、次に出力される隣接領域の画素出力と同レベルの信号電荷は、図8に示した例と同様に、領域間のばらつきを補正するための信号として用いることができる。

【0040】

【発明の効果】本発明によれば、2個以上の出力端子を有するCCD型撮像素子、または2個以上のCCD型撮像素子を使用してCCD型撮像装置を構成した場合に、従来から問題視されていた各撮像素子の出力端子の出力端子毎の特性のばらつきを精度よく補正することが可能となる。

【0041】また、本発明によれば、2個以上の出力端子を有するCCD型撮像素子、または2個以上のCCD型撮像素子を使用してCCD型撮像装置を構成した場合の出力回路の動特性や信号処理回路におけるフィルタ等のリングングによる各ラインにおける出力初期部分のレベル変動をなくすことができる。

【図面の簡単な説明】

【図1】 水平電荷転送CCDとして3相転送方式を用いた従来のCCD型撮像素子の出力アンプ周辺の構成を

示している。

【図2】 本発明CCD型撮像素子の駆動方法における駆動パルスのタイミングを示している。

【図3】 水平有効映像期間における信号電荷読み出し時の、本発明によって水平ブランキング期間に行われるマイナス電荷注入時の、およびマイナス電荷注入後リセット電位を元の電位に戻すときの撮像素子の出力アンプ周辺の電位の各ポテンシャル図を示している。

【図4】 水平有効映像期間における信号電荷読み出し時と、本発明によって水平ブランキング期間に行われるマイナス電荷注入時の水平電荷転送CCDの駆動パルスタイミングを示している。

【図5】 従来のCCD型撮像素子の駆動方法と、本発明によって水平ブランキング期間にマイナス電荷を注入する駆動方法とによってそれぞれ得られる1水平期間の出力映像信号を示している。

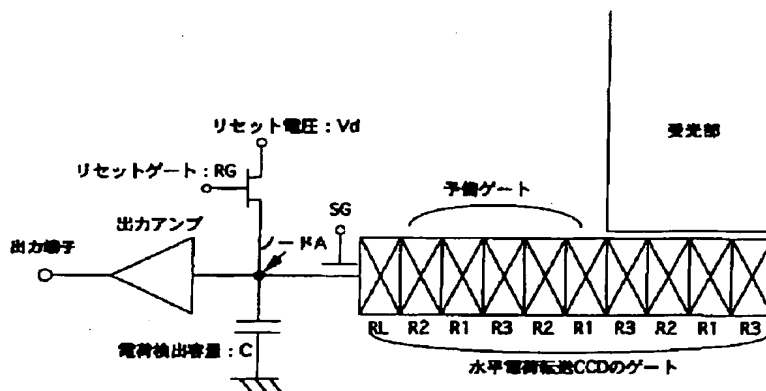
【図6】 複数の出力端子から読み出された映像信号のゲインのばらつきを補正するゲイン補正回路の一例を示している。

【図7】 基準信号レベルに相当する信号電荷の注入直前に、水平電荷転送CCDのSGゲート電極への印加電圧を抑制することで電位バリアレベルの高さを調整することによって、注入電荷量を調整し、基準信号レベルを任意に可変し得るようにしたCCD型撮像素子の駆動方法を示している。

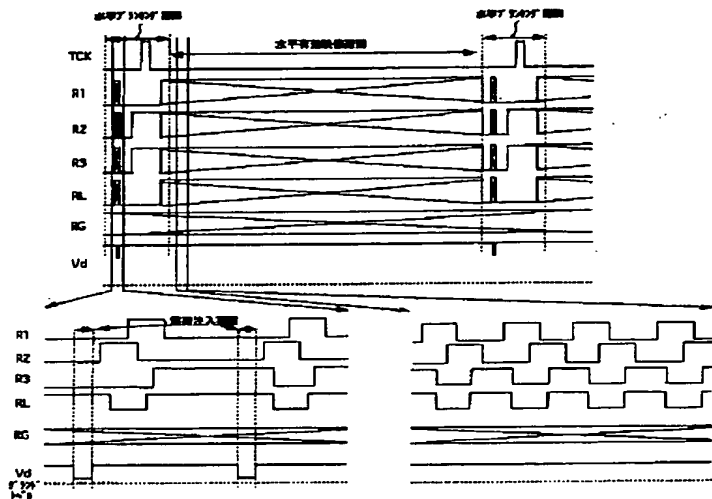
【図8】 図7に示す駆動方法によって構成したCCD型撮像装置の一構成例を示している。

【図9】 図8に示す構成において、アンプゲインの調整が同時に実現できるようにしたCCD型撮像装置の一構成例を示している。

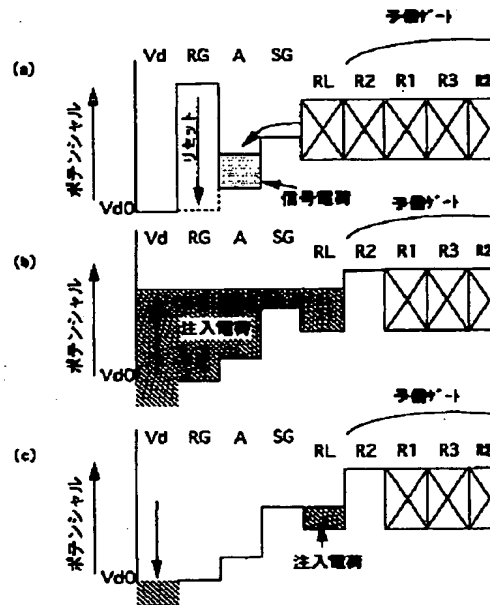
【図1】



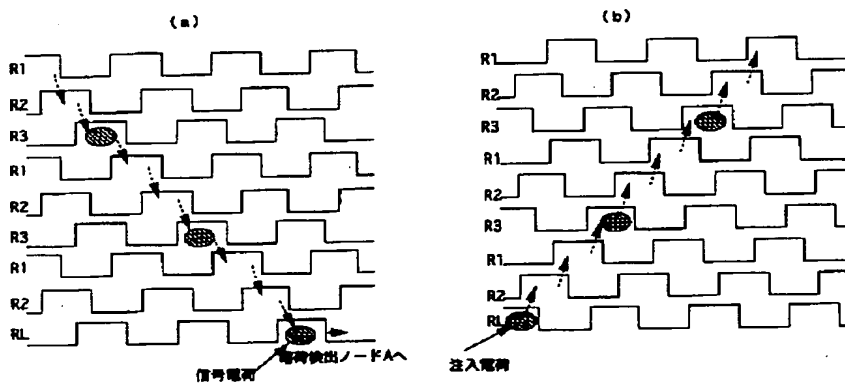
【図2】



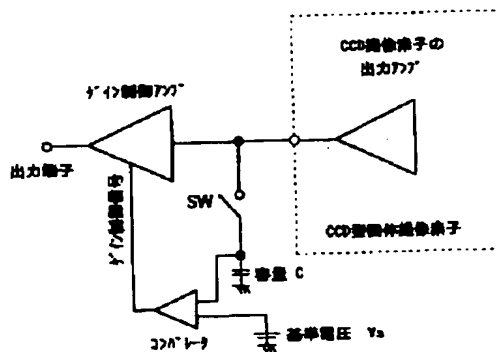
【図3】



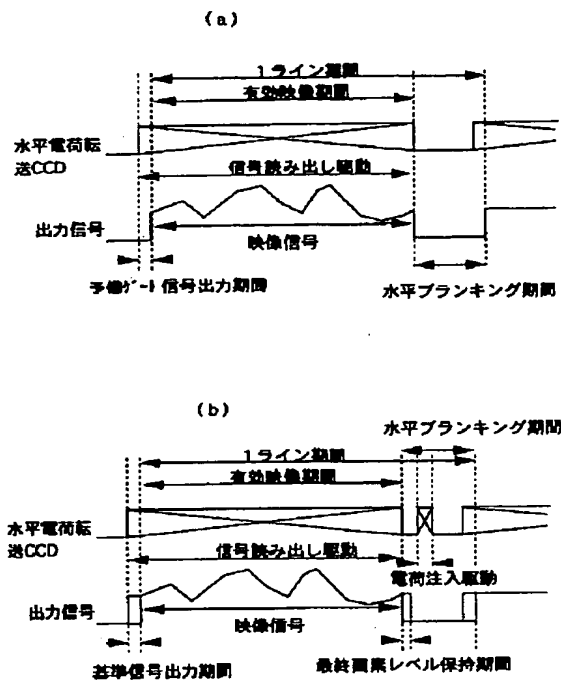
【図4】



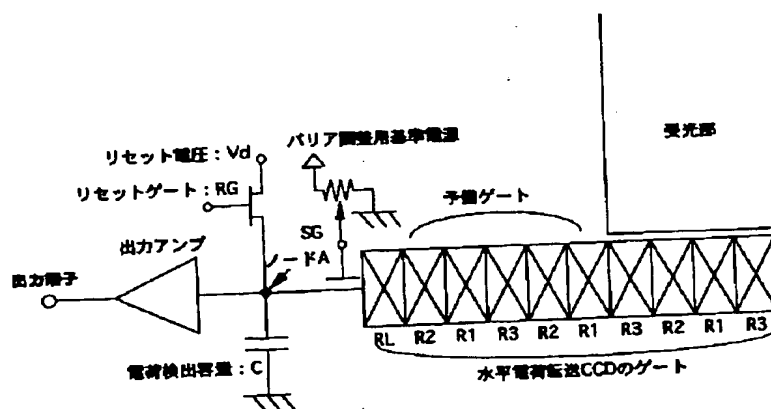
【図6】



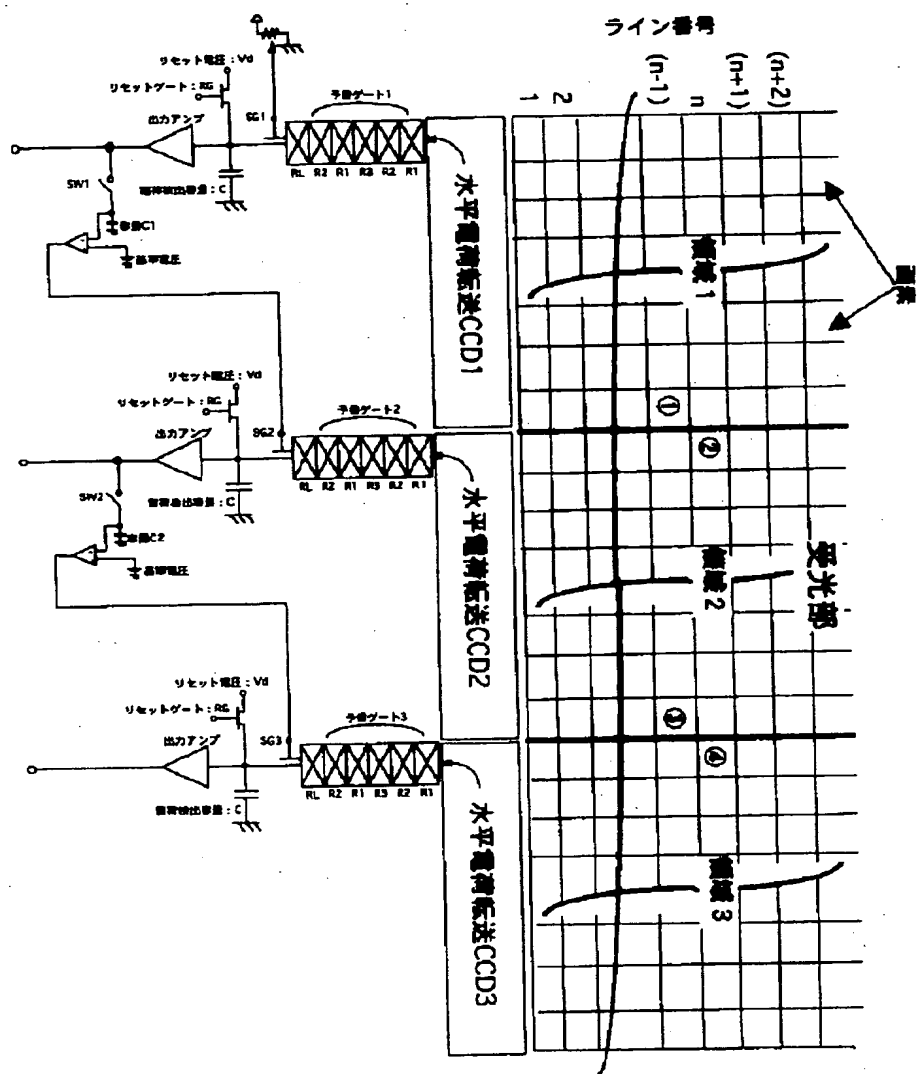
【図5】



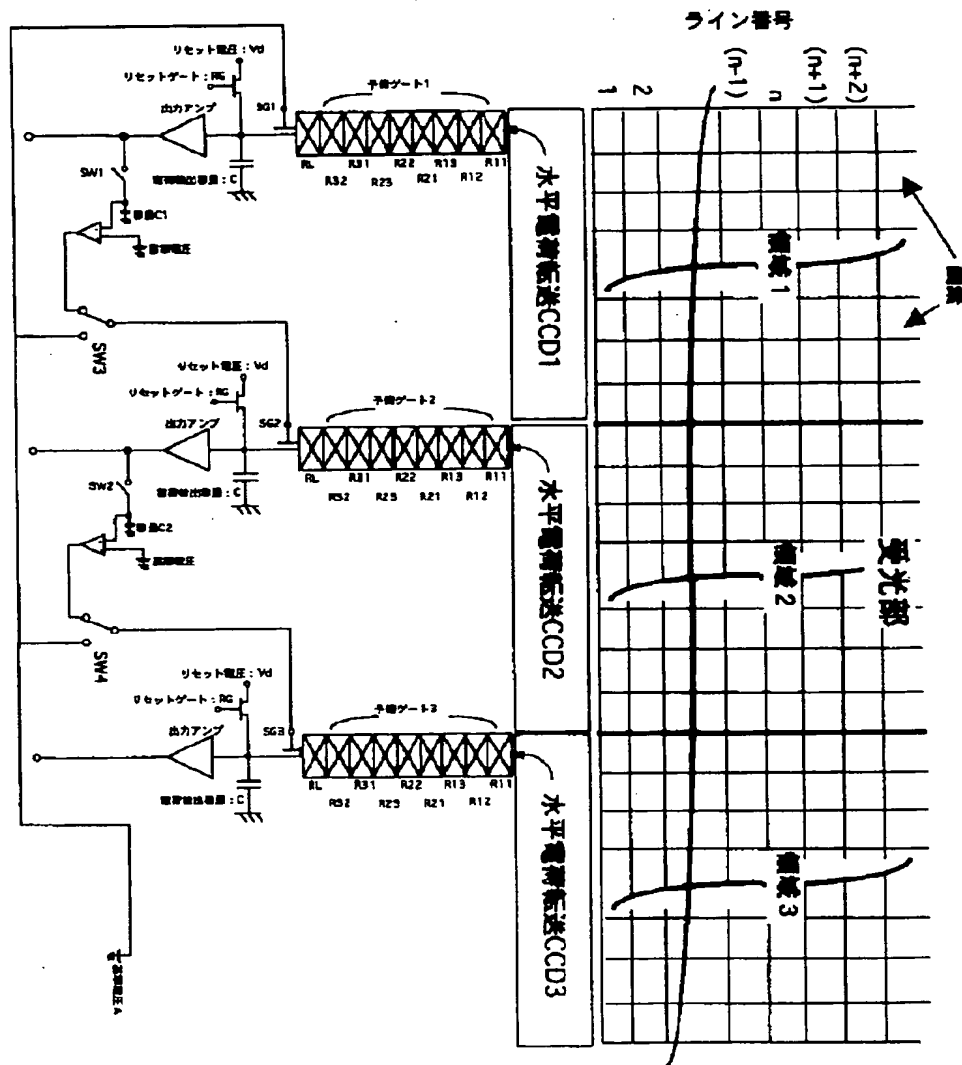
【図7】



【図8】



【図 9】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.